

情報工学実験 IV

第 4 回：RISC16 の実機動作確認

2018 年 12 月 18 日

柴田 裕一郎 (shibata@cis.nagasaki-u.ac.jp)

1 FPGA ボードでの動作確認

1.1 FPGA のコンフィギュレーション

RISC16 の動作はすでにシミュレーションによって確認しましたが、今回はこれらを FPGA ボードに構成して実際に動作させてみます。言語を使って自分で設計したマシンの実物が動く様子を見るのは純粋に楽しいです。しかしそれだけではなく、FPGA に載せることによって回路の性能や規模が明らかになるので、これらのアーキテクチャの得失を定量的に比較し議論することができるようになります。

シミュレーションで動作を確認したら、必要なファイルを用意し、`make` コマンドでプロセッサの論理合成と配置配線を行います。その後、`make config` として FPGA をコンフィギュレーションします。コンフィギュレーションが成功すると、7 セグメント LED が「000000」と点灯します。

1.2 オンボードメモリへのデータ転送

この状態でボード上の FPGA には RISC16 が実現されていますが、同じくボード上にあるメモリ（オンボードメモリ = プロセッサから見ると主記憶）にはプログラムやデータは何も入っていません。このオンボードメモリは SRAM (Static RAM) です*1。SRAM は揮発性（電源を切るとデータが失われる）のメモリです。電源投入後は初期化されていないので、メモリにはランダムなデータが格納されています。この状況でプロセッサを動かしてしまうと、でたらめな命令をフェッチしてきて暴走してしまいます。このため、スイッチ 1 (SW1) を押すまでプロセッサは動かないようになっています。

そこで、プログラムとデータをオンボードメモリに USB 経由で転送します。演習室では `usbmon` コマンドを使うとメモリ初期化ファイルに書かれた内容をオンボードメモリに転送できるようになっています。例えばメモリ初期化ファイル名が `sim_risc16.mem` のときには、次のように `usbmon` コマンドにファイル名を付けて実行します。

*1 ちなみに普通の PC では主記憶には容量の大きな DRAM (Dynamic RAM) が使われます。

```
% usbmon sim_risc16.mem
Checking ... USB Devices.
0A2F:4601 Smart-USB Device Find!!
Register access target 0A2F:4601 device.

0000: 0b20
0002: 0071
0004: 0c22
0006: 0191
0008: 0d24
000a: 02b1
000c: 0204
...
```

書き込まれた内容がアドレスとデータの組で表示されるので確認しましょう。

1.3 実行と動作確認

それではプロセッサを動作させてみましょう。ボード上の SW1 と書いてあるスイッチを押します。このボードでは 24MHz のクロックが FPGA に供給されているので、プログラムの実行は人間から見れば一瞬で終了します。うまく動作すれば LED に正しい値が表示されるはずです。

もう一度試したい場合には、「System Reset」のボタンを押してシステム全体をリセットし、usbmon コマンドによるスクリプトファイルの転送からやり直して下さい。

2 レポートファイルの読み方

論理合成と配置配線の際には、たくさんのレポートファイルが生成されますが、本実験では合成されたハードウェアの規模を表すロジックエレメント数と、回路がどのくらい速く動作できるのかを示す最大動作周波数に注目します。

2.1 ロジックエレメント数

本実験で使用する Altera の FPGA では、合成された回路を実現するのに使われたロジックエレメント (LE) の数がだいたいその回路の規模に対応します。ロジックエレメントというのは、FPGA に回路を作る際の論理基本要素のことで、中には真理値表を実現するための小さなメモリや、順序回路を構成するためのフリップフロップなどが入っています。複雑な回路ほど多くのロジックエレメントを使用します。論理合成した回路が何個のロジックエレメントを使ったかは、例えば risc16 の場合には `risc16_top.fit.summary` というレポートファイルに出力されます。以下の例では 734 個のロジックエレメントを使っていることが分かります。

```

Fitter Status : Successful - Tue Dec 18 09:44:04 2018
Quartus II 64-Bit Version : 13.0.1 Build 232 06/12/2013 SP 1 SJ Full Version
Revision Name : risc16_top
Top-level Entity Name : risc16_top
Family : Cyclone
Device : EP1C20F400C8
Timing Models : Final
Total logic elements : 734 / 20,060 ( 4 % )
Total pins : 87 / 301 ( 29 % )
Total virtual pins : 0
Total memory bits : 0 / 294,912 ( 0 % )
Total PLLs : 1 / 2 ( 50 % )

```

また、今回仕様した FPGA チップ^{*2}全体では 20,060 個のロジックエレメントが搭載されていて、使用率はたったの 4% ということも分かります。

2.2 最大動作周波数

回路の最大動作周波数は、クロック信号の周波数をどこまで高くできるかを示したもので、最大動作周波数が高ければ高いほど回路が高速に動作することを意味します。プロセッサの回路にはたくさんのフリップフロップ（レジスタ）が使われていますが、あるフリップフロップの出力から出発して次のフリップフロップ入力に至るまでの経路の遅延時間やセットアップ時間をすべて求め、それがもっとも長い経路（クリティカルパス）の遅延が回路の最大遅延になります。クロック信号の周期は回路の最大遅延より短くできないので、この逆数が最大動作周波数となります。

遅延に関するレポートは risc16 の場合には `risc16_top.sta.rpt` というファイルに生成されます。最大動作周波数は「Fmax Summary」のセクションに書かれています。

```

+-----+
; Fmax Summary
+-----+
; Fmax      ; Restricted Fmax ; Clock Name   ; Note
+-----+
; 29.56 MHz ; 24.0 MHz      ; vclk        ; limit due to minimum period restriction (tmin) ;
; 54.32 MHz ; 54.32 MHz    ; processor_clk ;
; 122.19 MHz ; 122.19 MHz   ; usb_clk     ;
+-----+

```

3つの数値が出ていますが、この実験では `processor_clk` の数値を考察に使用します（他は USB インタフェース回路等に関する数値です）。この例では、最大動作周波数が 54.32MHz であることが分かります。

^{*2} Altera Cyclone EP1C20F400C8